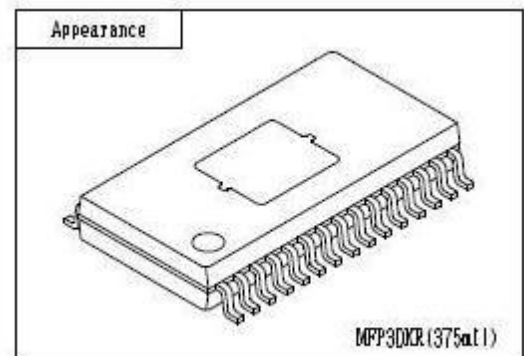


THB6128

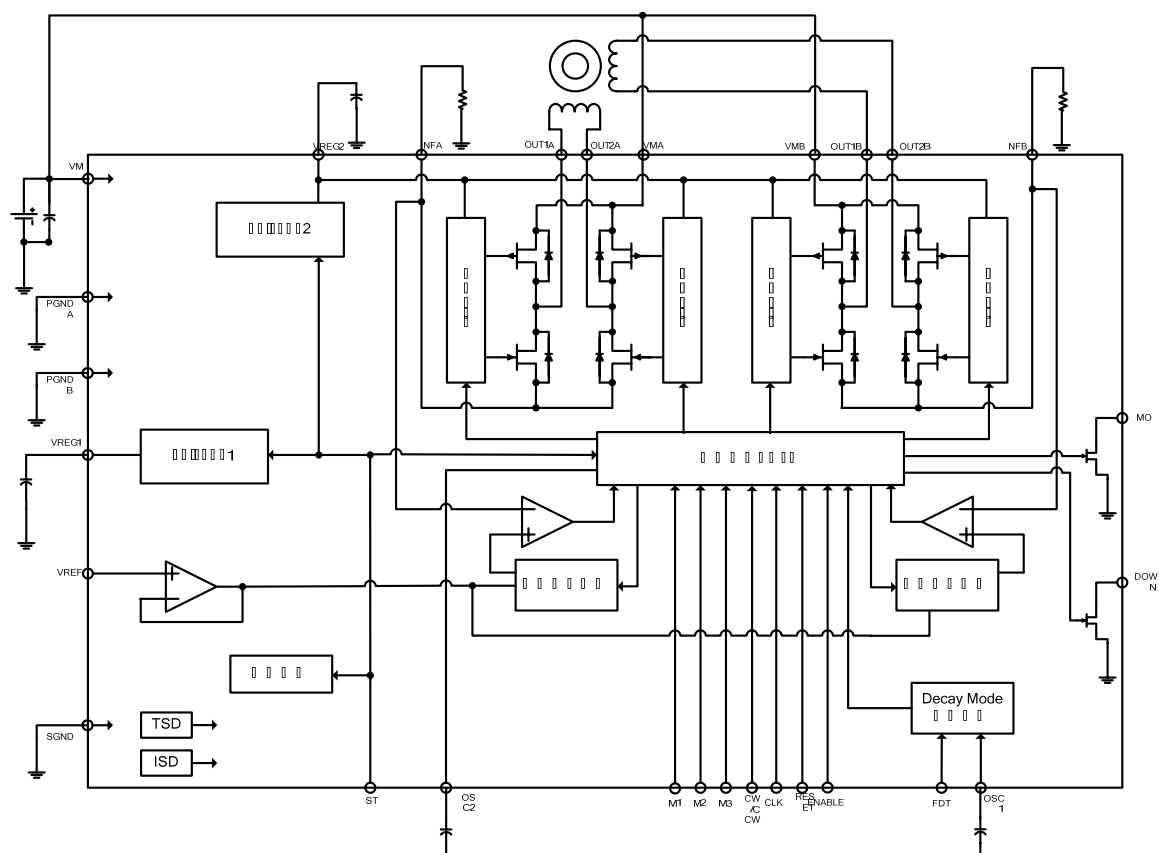
高细分两相混合式步进电机驱动芯片



一、 特性：

- 双全桥 MOSFET 驱动，低导通电阻 $R_{on}=0.55\Omega$
- 最高耐压 36VDC，大电流 2.2A（峰值）
- 多种细分可选（1、1/2、1/4、1/8、1/16、1/32、1/64、1/128）
- 自动半流锁定功能
- 快衰、慢衰、混合式衰减三种衰减方式可选
- 内置温度保护及过流保护

二、 管脚图：



三、 管脚说明：

端子 No	端子符号	端子说明
17	DOWN	通电锁定时输出端
14/23	SGND	信号地
20	OSC1	斩波频率设定电容连接端
18	FDT	衰减模式选择电压输入端
15	VREF	电流设定端
11	VMB	B 相 电机电源连接端
28	M1	细分设置端
27	M2	细分设置端
26	M3	细分设置端
13	OUT2B	B 相 OUTB 输出端
10	NFB	B 相 电流检测电阻连接端
9	OUT1B	B 相 OUTB 输出端
12	PGNDB	B 相 功率地
7	OUT2A	A 相 OUTA 输出端
6	NFA	A 相 电流检测电阻连接端
3	OUT1A	A 相 OUTA 输出端
4	PGNDA	A 相 功率地
25	ENABLE	脱机信号控制端
24	RESET	复位信号输入端
5	VMA	A 相 电机电源连接端
21	CLK	脉冲信号输入端
22	CW/CCW	正 / 反转信号输入端
19	OSC2	通电锁定检出时间设定电容连接端
16	MO	位置检出 Monitor 端
30	VREG1	内部稳压器用电容连接端
1	VREG2	内部稳压器用电容连接端
2	VM	电机电源连接端
29	ST/VCC	待机控制端

四、 电器参数：

1、 最高额定值 Absolute Maximum Ratings (Ta = 25°C)

项目	符号	额定值	符号
最高电源电压	VMmax	36	V
最大输出电流	Iomax	2.2	A
最高逻辑输入电压	VINmax	6	V
VREF 最高输入电压	VREFmax	3	V
工作环境温度	Topg	-20~+85	°C
保存环境温度	Tstg	-55~+150	°C

2、 正常运行参数范围 Operating Range (Ta = 30 to 85°C)

参数	符号	最小	典型	最大	单位
逻辑输入电压	VIN	4.5	5.0	6	V
电源电压	VM	9	—	36	V
输出电流	Io	—	—	2	A
电流设定端	VREF	0	—	3	V

3、 电器特性 Electrical Characteristics (Ta = 25°C, VREF = 1.5 V, VM = 24 V)

项目	符号	条件	最小	标准	最大	符号
待机时消耗电流	IMstn	ST= " L "		200		μ A
消耗电流	IM	ST= " H "、OE= " H "、无负载		4		mA
TSD 温度	TSD			180		°C
Thermal Hysteresis 值	Δ TSD			40		°C
逻辑端子输入电流	IinL1	VIN=0.8V		8		μ A
	IinH1	VIN=5V		50		μ A
逻辑输入 "H" Level 电压	Vinh		2.0			V
逻辑输入 "L" Level 电压	Vinl				0.8	V
FDT 端子 "H" Level 电压	Vfdth		3.5			V
FDT 端子 "M" Level 电压	Vfdtm		1.1		3.1	V
FDT 端子 "L" Level 电压	Vfdtl				0.8	V
斩波频率	Fch	Cosc1=100pF		100		KHz
OSC1 端子充放电电流	Iosc1			10		μ A
斩波振荡电路 电压阈值	Vtup1			1		V
	Vtdown1			0.5		V
VREF 端子输入电流	Iref	VREF=1.5V	-0.5			μ A
DOWN 输出残电压	VoID0	I _{down} =1mA			400	mV
MO 端子残电压	VoIM0	I _{mo} =1mA			400	mV
通电锁定切换频率	Falert	Cosc2=1500pF		1.6		Hz
OSC2 端子充放电电流	Iosc2			TBD		μ A
通电锁定切换振荡电路 电压阈值	Vtup2			TBD		V
	Vtdown2			TBD		V
REG1 输出电压	Vreg1			5		V
REG2 输出电压	Vreg2			19		V
Blanking 时间	Tbl			1		μ S
输出						
输出 ON 阻抗	Ronu	I _o =2.0A、上侧 ON 阻抗		0.3		Ω
	Rond	I _o =2.0A、下侧 ON 阻抗		0.25		Ω
输出漏电流	Ioleak	VM=36V			50	μ A
二极管正向压降	VD	ID= -2.0A		1		V
电流设定基准电压	VRF	VREF=1.5V、電流比 100%		300		mV
输出短路保护						
Timer Latch 时间	Tscp			256		μ s

五、使用说明

1、细分设定（M1、M2、M3）

M1	M2	M3	细分数
L	L	L	1
H	L	L	1/2
L	H	L	1/4
H	H	L	1/8
L	L	H	1/16
H	L	H	1/32
L	H	H	1/64
H	H	H	1/128

2、衰减模式设定

PDT 为衰减方式控制端，调节此端电压可以选择不同的衰减方式，从而获得更好的驱动效果。

VFDT	衰减方式
$3.5 < VPDT < VCC$	慢衰减模式
$1.1V < VPDT < 3.1V$	混合式衰减模式
$VPDT < 0.8V$	快衰减模式

3、电流设定

VREF 电流设定端，调整此端电压即可设定驱动电流值

$$I_o(100\%) = VREF * (1/5) * (1/R_s) \quad R_s \text{ 为 NFA(B) 外接检测电阻}$$

(例) $VREF=1.5V$ 、 R_s 电阻为 0.3Ω 时，设定电流为：

$$I_{out} = (1.5V / 5) / 0.3\Omega = 1.0A$$

4、待机功能（Standby）

ST/VCC 端子为 Low 时，IC 进入待机模式，所有的逻辑被重置，输出为 OFF。ST/VCC 端子为 High 时解除待机模式。

5、CLK 脉冲输入端

输入	芯片工作状态
----	--------

ST/VCC	CLK	
L	*	待机状态
H		输出励磁 Step
H		保持励磁 Step

6、CW/CCW：电机正反转控制端

CW/CCW 为 Low 时，电机正转

CW/CCW 为 High 时，电机反转

7、RESTER：上电复位端

RESET 端子为 Low 时，输出为初始模式。励磁位置不再与 CLK、CW/CCW 端子关联，而被固定在初始位置。初识位置时，M0 端子输出 L。（Open Drain 连接）

8、ENABLE：使能端

ENABLE 端子为 Low 时，输出强制 OFF，为高阻状态。但是，由于内部逻辑电路仍在动作，如果在 CLK 端子输入信号，励磁位置仍在进行。因此，将 ENABLE 重新置为 High 时，根据 CLK 输入，遵循进行的励磁位置的 level 输出。

9、DOWN、M0 输出端

输出端子为 Open Drain 连接。各端子在设定状态下 ON，输出 Low Level。

端子状态	DOWN	M0
Low	通电锁定时	初始位置
OFF	通电时	初始以外

10、斩波频率设定功能

斩波频率由 OSC1 端子端子-GND 间连接的电容，依据下面的公式设定。

$$F_{cp} = 1 / (C_{osc1} / 10 \times 10^{-6}) \quad (\text{Hz})$$

（例）Cosc1=100pF 时，斩波频率如下。

$$F_{cp} = 1 / (100 \times 10^{-12} / 10 \times 10^{-6}) = 100 (\text{kHz})$$

11、输出短路保护电路

该 IC 为防止对电源或对地短路导致 IC 损坏的情况，内置了短路保护电路，使输出置于待机模式。检测出输出短路状态时，短路检出电路动作，一度输出 OFF。此后，Timer Latch 时间（typ:256uS）之后再度输出 ON，如果输出仍然短路的话，将输出固定于待机模式。

由输出短路保护电路动作而使输出固定于待机模式的场合，通过使 ST=“L”可以解除锁定。

12、通电锁定电流切换用 Open Drain 端子

输出端子为 Open Drain 连接，从 CLK 输入的一个上升沿脉冲开始，在由 OSC2-GND 间连接的电容决定的时间以内，下一个 CLK 的上升沿脉冲没有输出时切换为 ON，输出 Low Level。一次 ON 的 Open Drain 输出由下一个 CLK 的上升沿脉冲置为 OFF。

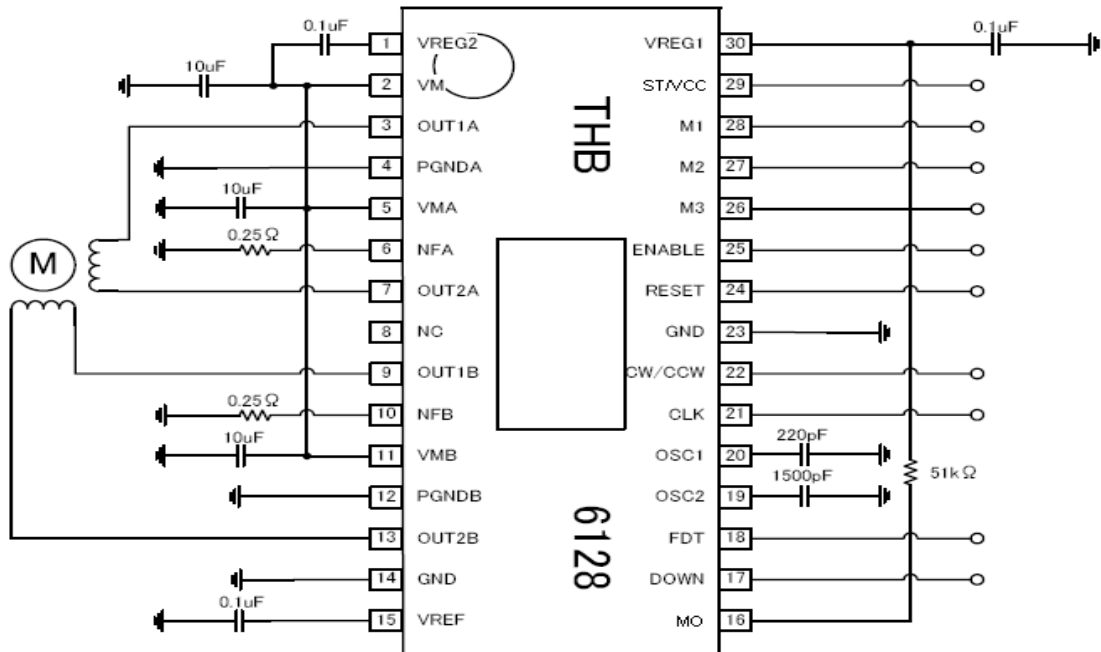
保持通电电流切换时间(Tdown)由 OSC2 端子-GND 间连接的电容由如下的公式设定。

$$T_{down} = C_{osc2} \times 0.4 \times 10^9 \text{ (s)}$$

(例)Cosc2=1500pF 时，保持通电电流切换时间如下。

$$T_{down} = 1500\text{pF} \times 0.4 \times 10^9 = 0.6 \text{ (s)}$$

六、 参考电路图 Wiring diagram



七、 封装尺寸 Package Dimensions

